

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-268183

(43)Date of publication of application : 22.09.1994

(51)Int.Cl.

H01L 27/12

H01L 21/52

H01L 27/14

(21)Application number : 05-053514

(71)Applicant : FUJITSU LTD

(22)Date of filing : 15.03.1993

(72)Inventor : WATANABE SHUJI

DAIKU HIROSHI

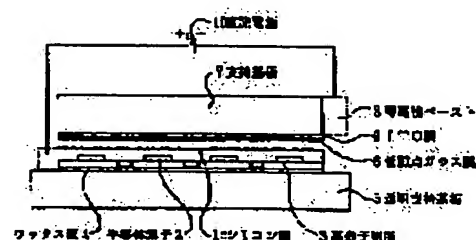
ITO YUICHIRO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a manufacturing method of a semiconductor device wherein a thinned substrate can be adhered to an insulating supporting substrate firmly without generating bubbles, etc., in an insulating supporting substrate regarding a manufacturing method of a semiconductor device wherein the thinned substrate is transcribed to another supporting substrate by forming a semiconductor device.

CONSTITUTION: After a semiconductor element 2 is formed in a surface of a silicon layer 1c of an SOI substrate, high polymer resin 3 is buried and flattened in a formation region of the semiconductor element 2 and the high polymer resin 3 and a transparent supporting substrate 5 are adhered. In a manufacturing process of a rear injection type infrared ray detection element wherein the insulator side of the SOT substrate at an opposite side of the formation region of the semiconductor element 2 is polished and the silicon layer 1c is thinned, the thinned silicon layer 1c is adhered to a supporting substrate 7 which has insulation property and transmits infrared ray at a normal temperature while applying a dc voltage through a low melting point glass film 6. The transparent supporting substrate 5 is peeled off from the high polymer resin 3 and the high polymer resin 3 is removed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Laid-Open Patent Publication No.
6-268183/1994 (Tokukaihei 6-268183) (Published on
September 22, 1994)

(A) Relevance to claims

The following is a translation of a passage related to
claims 6-11 of the present invention.

(B) Translation of the relevant passage

[Claims]

[Claim 1]

A method of manufacturing a semiconductor device,
which includes a process of manufacturing a
back-side-incident infrared detecting element, arranged in
such a manner that, after a semiconductor element (2) is
formed on a surface of a silicon layer (1c) of a SOI
substrate (1) in which the silicon layer(1c) is provided on
a silicon substrate or an insulating body (1a), a resin (3)
is buried in an area where the semiconductor element (2)
is formed so that the area is planarized, the resin (3) is
bonded with a transparent supporting substrate (5), and
then either (i) a side of the silicon substrate, the side
facing the area or (ii) a side of the SOI substrate, the side

being on the side of the insulating body (1) is polished so that the silicon layer (1c) is caused to be thin, the method being characterized by comprising the steps of:

via a low-melting glass film (6), bonding the silicon substrate or the silicon layer (1c), which has been thinned, with a supporting substrate (7) which is insulating and permeates infra red light, by applying a DC voltage at normal temperatures: and

stripping the transparent supporting substrate (5) from the resin (3) in which the semiconductor element (2) is buried, in order to remove the resin (3).

(19)日本国特許庁(JP) (12)公開特許公報(A) (11)特許公開公開番号
特開平6-268183
(43)公開日 平成6年(1994)9月22日

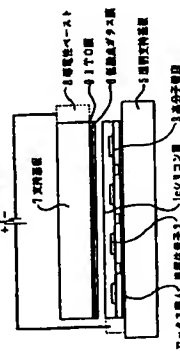
(51)Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 01 L 27/12	B			
21/52	C	7376-4M		
27/14		7210-4M		
			H 01 L 27/14	K
審査請求	未請求	請求項の数 1	OL (全 5 頁)	

(21)出願番号	特願平5-53514	(71)出願人	00005223 富士通株式会社
(22)出願日	平成5年(1993)3月15日	(72)発明者	神奈川県川崎市中原区上小田中1015番地 渡辺 修治 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内 大工 博 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内 (72)発明者 伊藤 雄一郎 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内 (74)代理人 弁理士 井桁 貞一

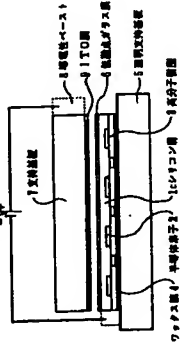
(54)【発明の名称】 半導体装置の製造方法

(57)【要約】
【目的】 半導体装置を形成して薄層化した基板を他の支持基板に転写する半導体装置の製造方法に關し、この薄層化した基板を絶縁性の支持基板に気泡などを発生させないで、強固に接着できる半導体装置の製造方法の提供を目的とする。
【構成】 SOI基板のシリコン層1の表面に半導体素子2を形成した後、この半導体素子2形成領域に高分子樹脂3を埋設して平坦化し、この高分子樹脂3と透明支持基板5とを接着し、この半導体素子2形成領域と対向する側のこのSOI基板のこの絶縁体側を研削してシリコン層1を薄層化する裏面入射型の赤外線焼知素子の製造工程において、薄層化したこのシリコン層1を、絶縁性を有し且つ赤外線透過する支持基板7に、低融点ガラス膜6を介して、薄層化したこのシリコン層1を、常圧において接合する工程と、この高分子樹脂3からこの透明支持基板5を剥離し、この高分子樹脂3を除去する工程とを含むように構成する。

本発明の製造方法の第1の実施形態を示す図



本発明の製造方法の第2の実施形態を示す図



【特許請求の範囲】

【請求項1】 シリコン基板、或いは絶縁体(1a)上にシリコン層(1c)を設けたSOI基板(1)のシリコン層(1c)の表面に半導体素子(2)を形成した後、該半導体素子(2)の形成領域に樹脂(3)を埋設して該半導体素子(2)形成領域を平坦化し、該半導体素子(2)形成領域を埋設して平坦化した前記樹脂(3)と透明支持基板(5)とを接着し、前記半導体素子(2)形成領域と対向する側のシリコン層(1)を研削してシリコン層(1c)を薄層化する裏面入射型の赤外線焼知素子の製造工程において、
a)側を研削してシリコン層(1c)を薄層化する裏面入射型の赤外線焼知素子の製造工程において、
b)を、絶縁性を有し且つ赤外線透過する支持基板(7)に、低融点ガラス膜(6)を介して、直流電圧を印加しながら、常圧において接合する工程と、
c)を、絶縁性を有し且つ赤外線透過する支持基板(7)に、低融点ガラス膜(6)を介して、直流電圧を印加しながら、常圧において接合する工程と、
前記半導体素子(2)を埋設した前記樹脂(3)から前記透明支持基板(5)を剥離し、埋設した前記樹脂(3)を除去する工程と、
を含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】
【産業上の利用分野】 本発明は半導体装置素子や、ポリシリコン等や微細な微細部品を形成したマイクロマシン等に係り、特に半導体装置を形成して薄層化した基板を他の支持基板に転写する半導体装置の製造方法に關するものである。

【0002】
【従来の技術】 従来はシリコン等の半導体基板にCMOS型の半導体素子を形成して赤外線焼知素子を製造する場合に、このシリコン基板表面にはシリコン酸化膜や、電極や配線層等が形成されており、このシリコン基板の半導体素子を形成した面側から赤外線を入射すると、上記の配線層や電極で赤外線が遮蔽されて半導体素子形成領域に入射しないので、高融度の赤外線焼知素子を製造するには、シリコン基板の半導体素子を形成していない裏面側より赤外線を入射する裏面入射型の赤外線焼知素子が製造されている。

【0003】しかし、シリコン基板の厚さが薄い場合には、裏面側より入射した赤外線がシリコン基板に吸収され、裏面側でシリコン基板の厚さが10μm以下に薄くしなければならぬが、このようにシリコン基板を10μm以下の薄板にすると、割れやすくなり取扱が困難であるという問題が生じている。

【0004】このため従来は、図5に示すように半導体素子32を形成した基板が薄い半導体基板31を、赤外線透過するサファイア等からなる絶縁性の支持基板37にエポキシ樹脂38を用いて接着する方法を採用している。

【0005】
【発明が解決しようとする課題】 以上説明した従来の半導体装置の製造方法においては、上記のように接着剤を

用いて半導体基板を赤外線透過するサファイア等からなる絶縁性の支持基板に接着しているが、接着剤を均一に薄く引き伸ばして接着することは技術的に非常に困難であり、また接着剤の内部に気泡が形成され易く、このように半導体基板を支持基板に接着して製造した赤外線焼知素子を、動作温度の液体窒素の温度から動作させていない場合の室内の温度に導くと、気泡内の空気が温度差によって膨張し、接着剤にひび割れが発生するという問題点があった。

【0006】本発明は以上のような状況から、半導体素子を形成して薄層化した半導体基板を絶縁性の支持基板に接着する際に、気泡などを発生させないで、強固に接着することが可能となる半導体装置の製造方法の提供を目的としたものである。

【0007】
【課題を解決するための手段】 本発明の半導体装置の製造方法は、シリコン基板、或いは絶縁体上にシリコン層を設けたSOI基板のこのシリコン層の表面に半導体素子を形成した後、この半導体素子形成領域に樹脂を埋設してこの半導体素子形成領域を平坦化し、この半導体素子形成領域を埋設して平坦化したこの樹脂と透明支持基板とを接着し、この半導体素子形成領域と対向する側のシリコン層を研削してシリコン層を薄層化する裏面入射型の赤外線焼知素子の製造工程において、薄層化した前記シリコン層、或いは前記シリコン層を、絶縁性を有し且つ赤外線透過する支持基板に、低融点ガラス膜を介して、直流電圧を印加しながら、常圧において接合する工程と、この半導体素子を埋設したこの樹脂からこの透明支持基板を剥離し、埋設したこの樹脂を除去する工程とを含むように構成する。

【0008】

【作用】 即ち本発明においては、半導体素子の一方の面に半導体素子を形成した後、薄層化した半導体素子と、この半導体素子と同様な熱膨張係数を有し、赤外線を透過して半導体素子とを支持基板とを常温焼知接合により接着する絶縁性を有する支持基板とを可能となり、半導体装置を動作温度の液体窒素温度の77°Kから非動作温度の室温に導く場合においても、この半導体素子が支持基板から剥離するのを防止することが可能となる。

【0009】この常温焼知接合は文獻 (Sensors and Actuators, A-21-A23(1990)931-934) の"Low-temperature Silicon-to-silicon Anodic Bonding with Intermediate Lowmelting Point Glass, by MASAYOSHI ESASHI, AKIRA NAKANO, SHUICHI SHIOJI and HIROYUKI HIRAGUCHI" において開示されている。

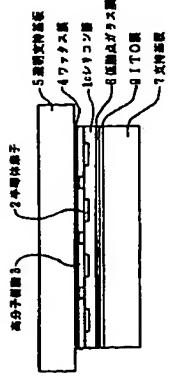
【0010】この文獻によれば、この方法は図4に示すように一方のシリコンウェーハ(1)にガラス層16をスパッタ法で接着し、他方の接着すべきシリコンウェーハ(2)と対向させて配置し、直流電圧20kVによりガラス層16をスパ

(5)

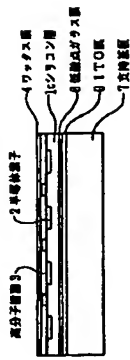
【図3】

本発明による一実施例の半導体装置の製造方法を工程順に示す断面図 (1)

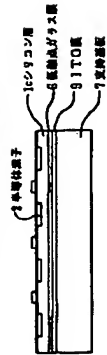
(a) 支持基板 (1) の検査



(b) 絶縁支持層 (2) の形成



(c) ワラス膜 (4) 及び高分子層 (5) の除去



【図4】

半導体装置を露出する際

